



(12) 发明专利

(10) 授权公告号 CN 111584511 B

(45) 授权公告日 2021.08.03

(21) 申请号 202010407047.5

H01L 27/15 (2006.01)

(22) 申请日 2020.05.14

H01L 23/31 (2006.01)

(65) 同一申请的已公布的文献号

H01L 33/48 (2010.01)

申请公布号 CN 111584511 A

H01L 33/62 (2010.01)

H01L 21/77 (2017.01)

(43) 申请公布日 2020.08.25

(56) 对比文件

(73) 专利权人 深圳市华星光电半导体显示技术有限公司

CN 110600497 A, 2019.12.20

US 2020075816 A1, 2020.03.05

地址 518132 广东省深圳市光明新区公明街道塘明大道9-2号

CN 111063693 A, 2020.04.24

审查员 曹梦军

(72) 发明人 李嘉 刘俊领

(74) 专利代理机构 深圳紫藤知识产权代理有限公司 44570

代理人 唐秀萍

(51) Int. Cl.

H01L 27/12 (2006.01)

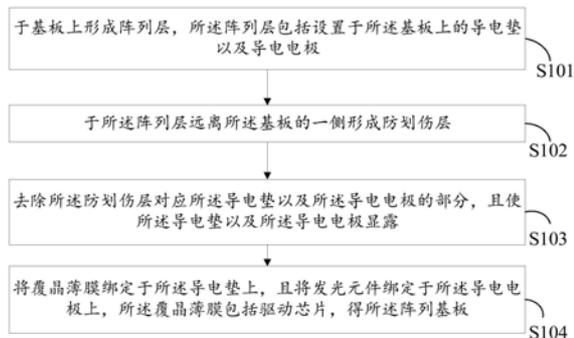
权利要求书1页 说明书5页 附图2页

(54) 发明名称

阵列基板及其制造方法、显示装置

(57) 摘要

本申请提供一种阵列基板及其制造方法、显示装置,所述阵列基板包括:基板;阵列层,阵列层包括设置于基板上的导电垫以及导电电极,导电垫用于与待绑定于阵列基板上的驱动芯片电性连接,导电电极用于与待绑定于阵列基板上的发光元件连接;防划伤层,防划伤层设置于阵列层远离基板的一侧,防划伤层具有第一镂空区和第二镂空区,第一镂空区对应导电垫,第二镂空区对应导电电极。通过在阵列层远离基板的一侧设置防划伤层,以避免将驱动芯片以及发光元件绑定于阵列基板的过程中对阵列层上的线路造成划伤。



1. 一种阵列基板,其特征在于,所述阵列基板包括:

基板;

阵列层,所述阵列层包括设置于所述基板上的导电垫以及导电电极,所述导电垫用于与待绑定于所述阵列基板上的驱动芯片电性连接,所述导电电极用于与待绑定于所述阵列基板上的发光元件连接;

防划伤层,所述防划伤层设置于所述阵列层远离所述基板的一侧,所述防划伤层具有第一镂空区和第二镂空区,所述第一镂空区对应所述导电垫,所述第二镂空区对应所述导电电极,所述防划伤层的制备材料为石墨烯或改性石墨烯中的至少一种。

2. 根据权利要求1所述的阵列基板,其特征在于,所述阵列层还包括薄膜晶体管,所述防划伤层对应所述薄膜晶体管设置。

3. 根据权利要求1所述的阵列基板,其特征在于,所述防划伤层的杨氏模量大于或等于0.1TPa。

4. 根据权利要求1所述的阵列基板,其特征在于,所述防划伤层的厚度为50埃-2000埃。

5. 根据权利要求1所述的阵列基板,其特征在于,所述导电垫和所述导电电极同层设置。

6. 根据权利要求5所述的阵列基板,其特征在于,所述导电垫和所述导电电极均包括第一导电子层和第二导电子层,所述第二导电子层位于所述第一导电子层远离所述基板的一侧,所述第二导电子层用于防止所述第一导电子层氧化。

7. 根据权利要求1所述的阵列基板,其特征在于,所述发光元件为亚毫米发光二极管或微型发光二极管。

8. 一种阵列基板的制造方法,其特征在于,所述制造方法包括如下步骤:

于基板上形成阵列层,所述阵列层包括设置于所述基板上的导电垫以及导电电极;

于所述阵列层远离所述基板的一侧形成防划伤层,所述防划伤层的制备材料为石墨烯或改性石墨烯中的至少一种;

去除所述防划伤层对应所述导电垫以及所述导电电极的部分,且使所述导电垫以及所述导电电极显露;

将覆晶薄膜绑定于所述导电垫上,且将发光元件绑定于所述导电电极上,所述覆晶薄膜包括驱动芯片,得所述阵列基板。

9. 一种显示装置,其特征在于,所述显示装置包括权利要求1-7任一项所述的阵列基板。

阵列基板及其制造方法、显示装置

技术领域

[0001] 本申请涉及显示技术领域,尤其涉及一种阵列基板及其制造方法、显示装置。

背景技术

[0002] 微型化发光二极管发展成未来显示技术的热点之一,和目前的液晶显示装置(Liquid Crystal Display,LCD)、有机发光二极管(Organic Light Emitting Diode,OLED)显示器件相比,微型化发光二极管具有反应快、高色域、高PPI、低能耗等优势,但其技术难点多且技术复杂,特别是其关键技术巨量转移技术、发光二极管颗粒微型化成为技术瓶颈,而亚毫米发光二极管(Mini-LED)背板作为微型化发光二极管与背板结合的产物,具有高对比度、高显色性能等可与有机发光二极管相媲美的特点,成本仅为有机发光二极管的60%左右,相对有机发光二极管更易实施,所以亚毫米发光二极管成为各大面板厂商布局热点。

[0003] 亚毫米发光二极管背板需要通过清洗、沉积、涂胶、曝光、显影、蚀刻、剥离以及检测切割等制程等完成,在进行亚毫米发光二极管背板制作完成后的切割、亚毫米发光二极管转移、覆晶薄膜绑定等过程会出现亚毫米发光二极管背板划伤等情况,导致亚毫米发光二极管背板出现短路以及断路的显示不良,严重影响产品整体良率。

[0004] 因此,有必要解决亚毫米发光二极管背板在切割、亚毫米发光二极管转移、覆晶薄膜绑定等过程中易被划伤的问题。

发明内容

[0005] 本申请的目的在于提供一种阵列基板及其制造方法、显示装置,以解决阵列基板在切割、发光元件转移以及覆晶薄膜绑定过程中易被划伤的问题。

[0006] 为实现上述目的,本申请提供一种阵列基板,所述阵列基板包括:

[0007] 基板;

[0008] 阵列层,所述阵列层包括设置于所述基板上的导电垫以及导电电极,所述导电垫用于与待绑定于所述阵列基板上的驱动芯片电性连接,所述导电电极用于与待绑定于所述阵列基板上的发光元件连接;

[0009] 防划伤层,所述防划伤层设置于所述阵列层远离所述基板的一侧,所述防划伤层具有第一镂空区和第二镂空区,所述第一镂空区对应所述导电垫,所述第二镂空区对应所述导电电极。

[0010] 在上述阵列基板中,所述防划伤层的制备材料为石墨烯或改性石墨烯中的至少一种。

[0011] 在上述阵列基板中,所述阵列层还包括薄膜晶体管,所述防划伤层对应所述薄膜晶体管设置。

[0012] 在上述阵列基板中,所述防划伤层的杨氏模量大于或等于0.1TPa。

[0013] 在上述阵列基板中,所述防划伤层的厚度为50埃-2000埃。

- [0014] 在上述阵列基板中,所述导电垫和所述导电电极同层设置。
- [0015] 在上述阵列基板中,所述导电垫和所述导电电极均包括第一导电子层和所述第二导电子层,所述第二导电子层位于所述第一导电子层远离所述基板的一侧,所述第二导电子层用于防止所述第一导电子层氧化。
- [0016] 在上述阵列基板中,所述发光元件为亚毫米发光二极管或微型发光二极管。
- [0017] 一种阵列基板的制造方法,所述制造方法包括如下步骤:
- [0018] 于基板上形成阵列层,所述阵列层包括设置于所述基板上的导电垫以及导电电极;
- [0019] 于所述阵列层远离所述基板的一侧形成防划伤层;
- [0020] 去除所述防划伤层对应所述导电垫以及所述导电电极的部分,且使所述导电垫以及所述导电电极显露;
- [0021] 将覆晶薄膜绑定于所述导电垫上,且将发光元件绑定于所述导电电极上,所述覆晶薄膜包括驱动芯片,得所述阵列基板。
- [0022] 一种显示装置,所述显示装置包括上述阵列基板。
- [0023] 有益效果:本申请提供一种阵列基板及其制造方法、显示装置,所述阵列基板包括:基板;阵列层,阵列层包括设置于基板上的导电垫以及导电电极,导电垫用于与待绑定于阵列基板上的驱动芯片电性连接,导电电极用于与待绑定于阵列基板上的发光元件连接;防划伤层,防划伤层设置于阵列层远离基板的一侧,防划伤层具有第一镂空区和第二镂空区,第一镂空区对应导电垫,第二镂空区对应导电电极。通过在阵列层远离基板的一侧设置防划伤层,以避免将驱动芯片以及发光元件绑定于阵列基板的过程中对阵列层上的线路造成划伤导致基板出现短路、断路的显示不良,严重影响产品的整体良率。

附图说明

- [0024] 图1为本申请实施例阵列基板的制造方法的流程示意图;
- [0025] 图2A-2D为制造本申请实施例阵列基板的过程示意图。

具体实施方式

- [0026] 下面将结合本申请实施例中的附图,对本申请实施例中的技术方案进行清楚、完整地描述。显然,所描述的实施例仅仅是本申请一部分实施例,而不是全部的实施例。基于本申请中的实施例,本领域技术人员在没有作出创造性劳动前提下所获得的所有其他实施例,都属于本申请保护的范围。
- [0027] 本申请提供一种阵列基板,所述阵列基板包括:
- [0028] 基板;
- [0029] 阵列层,所述阵列层包括设置于所述基板上的导电垫以及导电电极,所述导电垫用于与待绑定于所述阵列基板上的驱动芯片电性连接,所述导电电极用于与待绑定于所述阵列基板上的发光元件连接;
- [0030] 防划伤层,所述防划伤层设置于所述阵列层远离所述基板的一侧,所述防划伤层具有第一镂空区和第二镂空区,所述第一镂空区对应所述导电垫,所述第二镂空区对应所述导电电极。

[0031] 本申请阵列基板通过在阵列层远离基板的一侧形成防划伤层,以在切割制程、发光元件绑定制程以及覆晶薄膜绑定制程中对阵列层上的线路起到保护作用,提高阵列基板的良率。

[0032] 在一些实施例中,所述防划伤层的制备材料为石墨烯或改性石墨烯中的至少一种。石墨烯具有厚度薄、坚硬的优点,且具有良好的韧性,可以弯曲。石墨烯的杨氏模量达到1.0TPa,拉伸强度为130GPa。改性石墨烯,例如氢等离子改性的还原石墨烯具有良好的强度,平均模量达到0.25TPa。由于石墨烯及石墨烯改性材料具有坚硬且具有韧性的优点,使得防划伤层在阵列基板的制造过程中被划伤或碰撞受损较小,起到包括阵列层的线路,防止线路短路或者断路的问题。

[0033] 在一些实施例中,防划伤层包括第一防划伤层和第二防划伤层,第一防划伤层的杨氏模量大于第二防划伤层的杨氏模量,第一防划伤层位于第二防划伤层远离基板的一侧,以使得防划伤层具有良好的防划伤作用的同时,便于后续防划伤层的图案化。例如第一防划伤层的制备材料为石墨烯,第二防划伤层的制备材料为还原石墨烯。第二防划伤层的制备材料为还原石墨烯,由于还原石墨烯相对于石墨烯具有更多的官能团,有利于提高防划伤层与阵列层之间的附着力。第一防划伤层的制备材料为石墨烯,由于石墨烯具有良好的稳定性,例如高温稳定性以及化学稳定性等,有利于提高防划伤层的稳定性。

[0034] 在一些实施例中,所述阵列层还包括薄膜晶体管,所述防划伤层对应所述薄膜晶体管设置。阵列基板还可以包括数据线以及扫描线等电路,以驱动发光元件发光。防划伤层对应薄膜晶体管设置,可以对薄膜晶体管中的膜层起到保护作用。

[0035] 在一些实施例中,薄膜晶体管可以为蚀刻阻挡型薄膜晶体管,也可以为背沟道薄膜晶体管。薄膜晶体管包括栅极、有源层、源漏电极以及栅极绝缘层,栅极绝缘层设置于栅极以及有源层之间,源漏电极与有源层电性连接。

[0036] 在一些实施例中,所述防划伤层的杨氏模量大于或等于0.1TPa,以使得防划伤层相对于普通的无机材料例如氮化硅等具有良好的防划伤效果。防划伤层的杨氏模量可以为0.15TPa、0.5TPa、0.75TPa、1TPa以及2TPa。

[0037] 在一些实施例中,所述防划伤层的厚度为50埃-2000埃,以使得防划伤层起到防划伤作用的同时,更容易制备得到且图案化防划伤层的时间缩短,简化制程。例如防划伤层的厚度为100埃、150埃、800埃、1000埃以及1500埃。

[0038] 在一些实施例中,所述导电垫和所述导电电极同层设置,以使得导电垫以及导电电极可以通过相同的制程形成,有利于简化制程。

[0039] 在一些实施例中,所述导电垫和所述导电电极均包括第一导电子层和所述第二导电子层,所述第二导电子层位于所述第一导电子层远离所述基板的一侧,所述第二导电子层用于防止所述第一导电子层氧化,以使得导电垫和导电电极具有良好的导电性的同时,避免导电垫以及导电电极出现氧化。

[0040] 在一些实施例中,第一导电子层的制备材料为铜或铜合金,第二导电子层的制备材料为MoTiNi合金、MoTi合金或MoNi合金。第二导电子层的制备材料为MoTiNi合金使得导电垫以及导电电极具有更好的抗氧化性。

[0041] 在一些实施例中,所述导电垫和所述导电电极均还包括第三导电子层,第三导电子层位于第一导电子层靠近基板的一侧,第三导电子层的制备材料为Mo或Mo合金,以防止第

一导电层为铜层时出现扩散。

[0042] 在一些实施例中,所述发光元件为亚毫米发光二极管(Mini LED)或微型发光二极管(Micro LED)。

[0043] 本申请还提供一种显示装置。显示装置可以为液晶显示装置,液晶显示装置包括背光模组,背光模组包括上述阵列基板。显示装置也可以为无机发光二极管显示面板,无机发光二极管显示面板包括上述阵列基板。

[0044] 本申请还提供一种阵列基板的制造方法,阵列基板的制造方法的流程图如图1所示,制造方法包括如下步骤:

[0045] S101:于基板上形成阵列层,所述阵列层包括设置于所述基板上的导电垫以及导电电极。

[0046] S102:于所述阵列层远离所述基板的一侧形成防划伤层。

[0047] S103:去除所述防划伤层对应所述导电垫以及所述导电电极的部分,且使所述导电垫以及所述导电电极显露。

[0048] S104:将覆晶薄膜绑定于所述导电垫上,且将发光元件绑定于所述导电电极上,所述覆晶薄膜包括驱动芯片,得所述阵列基板。

[0049] 本申请阵列基板的制造方法通过在阵列层远离基板的一侧形成防划伤层,且去除防划伤层对应导电电极以及导电垫的部分,且使导电电极以及导电垫显露后,将发光元件绑定于导电电极上,将覆晶薄膜绑定于导电垫上,以避免在绑定发光元件以及覆晶薄膜的过程中对阵列层上的线路造成损伤,提高产品的良率。

[0050] 以下以薄膜晶体管为背沟道蚀刻型薄膜晶体管为例,对阵列基板的制造方法进行详述。

[0051] S201:如图2A所示,在基板上形成栅极以及第一导电构件。

[0052] 具体地,在基板100上形成整面的第一导电层,采用第一道黄光制程对第一导电层进行图案化,以得到栅极1011以及第一导电构件1012。其中,第一道黄光制程包括于第一导电层上形成整面的光阻层,利用第一光罩对光阻层进行曝光,且利用显影液进行显影,蚀刻未被光阻层覆盖的第一导电层,剥离剩余的光阻层。其中,第一导电层包括依次叠置于基板100上的钼或钼合金层以及铜或铜合金层,例如第一导电层为依次叠置于基板100上的钼层以及铜层。

[0053] S202:如图2B所示,依次形成覆盖栅极、第一导电构件以及基板的栅极绝缘层和半导体层,且在栅极绝缘层和半导体层上形成对应第一导电构件设置的第一接触孔。

[0054] 具体地,形成覆盖栅极1011、第一导电构件1012以及基板100的整面栅极绝缘层102后,在栅极绝缘层102上形成整面的半导体层。栅极绝缘层102的制备材料为氮化硅。半导体层包括a-Si层1031以及n掺杂的a-Si层1032,n掺杂的a-Si层1032位于远离基板100的一侧。再通过光阻涂布、曝光、显影、蚀刻以及剥离的第二道黄光制程以于第一导电构件1012的上方形形成贯穿半导体层以及栅极绝缘层102的第一接触孔100a。

[0055] S203:如图2C所示,于第一接触孔中以及半导体层上形成整面的第二导电层,利用构图工艺形成第二导电构件、有源层、源漏电极以及导电垫,第二导电构件通过第一接触孔与第一导电构件接触,源漏电极与有源层接触。

[0056] 具体地,于第一接触孔100a中以及半导体层上形成整面的第二导电层后,采用半

色调灰阶掩膜 (Half Tone) 工艺以及两次干法蚀刻以及两次湿法蚀刻,以制备得到第二导电构件1041、有源层1033、源漏电极1042以及导电垫1043,第二导电构件1041通过第一接触孔100a与第一导电构件1012接触,源漏电极1042与有源层1033接触。第二导电层包括依次叠置于半导体层上的Mo层、铜层以及MoTiNi合金层。

[0057] 其中,半色调灰阶掩膜 (Half Tone) 工艺是在第二导电层上形成整面的光层之后,利用半色调灰阶掩膜半对光阻层定义光阻全保留区、光阻半保留区以及光阻完全去除区,其中,待形成第二导电构件1041、源漏电极1042以及导电垫1043的位置为光阻全保留区,待形成有源层1033的沟道的位置为光阻半保留区,待形成源漏电极1042中的源电极和待形成第二导电构件1041之间的区域以及待形成源漏电极1042的漏电极和待形成导电电极1043之间的区域为光阻完全去除区。第一次干法蚀刻是蚀刻光阻完全去除区的第二导电层,第一次湿法蚀刻是蚀刻光阻完全去除区的半导体层。第二次干法蚀刻是蚀刻光阻半保留区的第二导电层,第二次湿法蚀刻是蚀刻光阻半保留区的n掺杂的a-Si层1032。

[0058] S204:如图2D所示,依次形成覆盖第二导电构件、源漏电极、导电垫以及栅极绝缘层的钝化层以及防划伤层,且去除第二导电构件以及导电垫对应的钝化层以及防划伤层。

[0059] 具体地,形成覆盖第二导电构件1041、源漏电极1042、导电垫1043以及栅极绝缘层102的整面钝化层105,于钝化层105上形成整面的防划伤层106,采用第三道黄光制程去除第二导电构件1041以及导电垫1043对应的钝化层105以及防划伤层106,以使第二导电构件1041以及导电垫1043显露。钝化层105的制备材料为氮化硅以及氧化硅中的至少一种。防划伤层106的制备材料为石墨烯或改性石墨烯。

[0060] S205:将发光元件绑定于导电电极上,且将覆晶薄膜绑定于第二导电构件上。

[0061] 以上实施例的说明只是用于帮助理解本申请的技术方案及其核心思想;本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本申请各实施例的技术方案的范围。

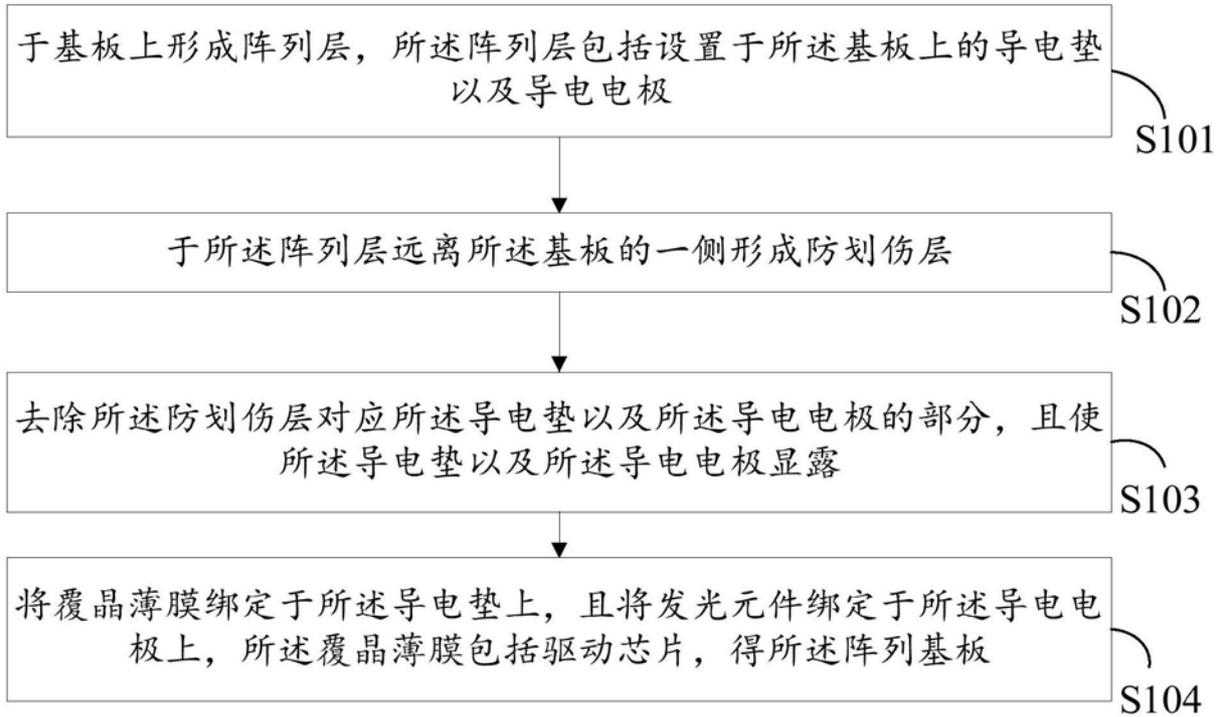


图1

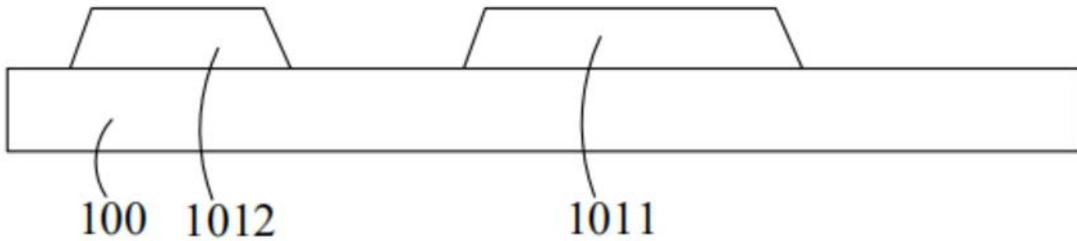


图2A

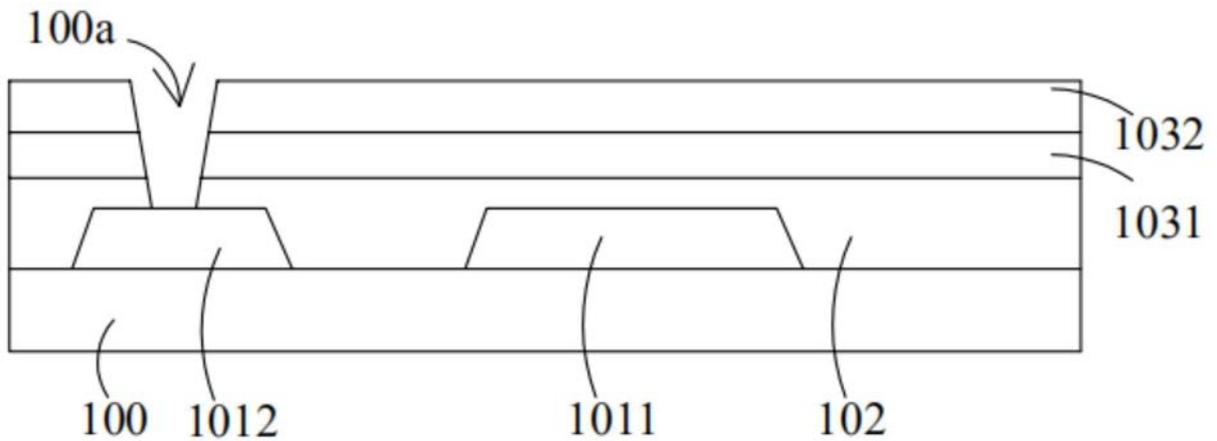


图2B

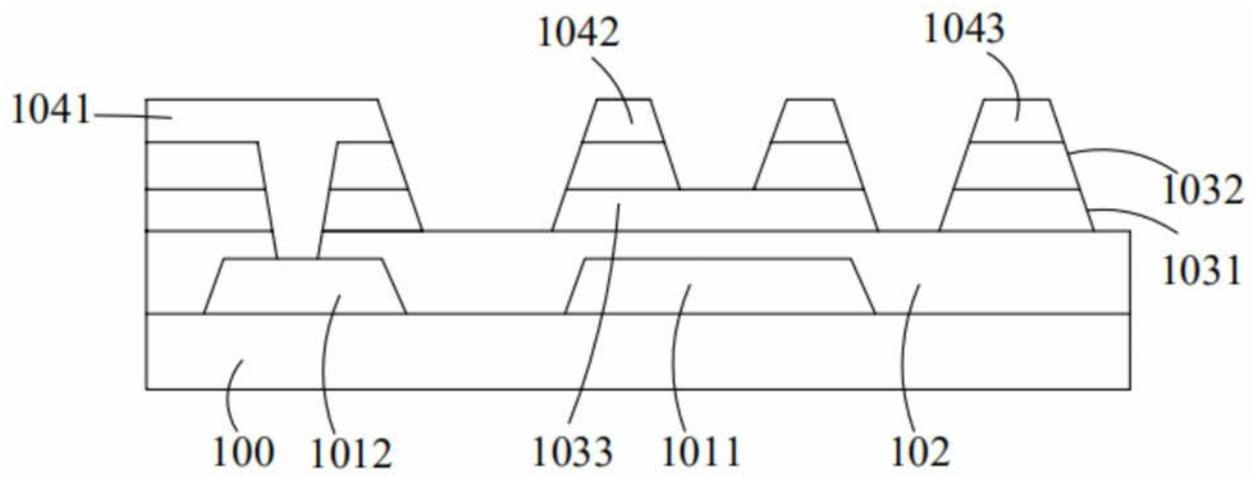


图2C

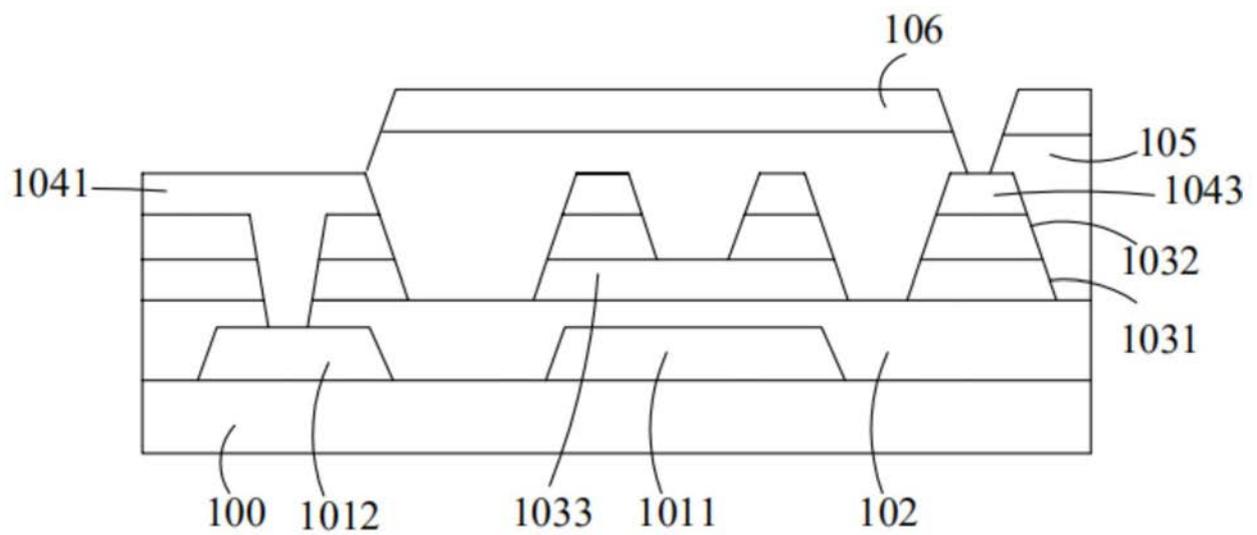


图2D